

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-162460

(43)Date of publication of application : 05.06.1992

(51)Int.Cl.

H01L 23/50

(21)Application number : 02-286483

(71)Applicant : HITACHI CABLE LTD

(22)Date of filing : 24.10.1990

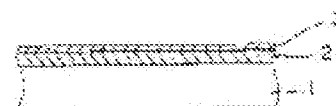
(72)Inventor : CHINDA SATOSHI
YOSHIOKA OSAMU

(54) LEAD FRAME FOR SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To obtain a lead frame base for a semiconductor device which can be soldered at a low temperature even without flux by providing a gloss Ni plating layer on a base of a lead frame made of copper or copper alloy, and laminating an Ni-Co-P alloy plating layer thereon.

CONSTITUTION: The thickness of an Ni-plating layer 2 to be provided on a substrate (Cu or Cu alloy) 1 for a semiconductor substrate needs $2\mu\text{m}$ or more so as to suppress diffusion of the Cu from a substrate material and to obtain wire bondability. An Ni-Co-P alloy plating layer 3 is thinly provided with the layer 2 as a base, and two gloss Ni/Ni-Co-P layers are laminated by plating on the substrate Cu. However, since the layer 3 is very hard and brittle, it is improper to solely adhere it thickly, and its thickness is set to about $0.20\mu\text{m}$. As a result that composition is analyzed by collecting part of the Ni-Co-P alloy plating layer, if about 1-20wt.% of Co and 3-15wt.% of P are contained, it is discovered that solder wettability is best at a soldering temperature of 280°C even without flux.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the

examiner's decision of rejection or application
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑫ 公開特許公報(A)

平4-162460

⑤Int. Cl.⁵

H 01 L 23/50

識別記号

D

庁内整理番号

8418-4M

④公開 平成4年(1992)6月5日

審査請求 未請求 請求項の数 1 (全4頁)

⑥発明の名称 半導体装置用リードフレーム

②特 願 平2-286483

②出 願 平2(1990)10月24日

⑦発 明 者 珍 田 聡 茨城県土浦市木田余町3550番地 日立電線株式会社金属研究所内

⑦発 明 者 吉 岡 修 茨城県土浦市木田余町3550番地 日立電線株式会社金属研究所内

⑦出 願 人 日立電線株式会社 東京都千代田区丸の内2丁目1番2号

明 細 書

1. 発明の名称 半導体装置用リードフレーム

2. 特許請求の範囲

1. 銅または銅合金からなるリードフレーム基体上に、光沢ニッケルめっき層を設け、これに積層してNi-Co-P合金めっき層を設けたことを特徴とする半導体装置用リードフレーム。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、半導体装置用リードフレームのめっき構造に係り、特にNiめっきのはんだぬれ性を改善したリードフレームに関する。

〔従来技術〕

半導体用リードフレームのめっき膜に要求される機能は、ワイヤボンディング性、ダイボンディング性等にすぐれていることは勿論であるが、特に、アウターリードピンのめっき膜について、基板実装上の点からすぐれたはんだぬれ性が求められる。

特に、高出力用ICでは組立時および使用時の熱衝撃に耐えるため、下地にNiのめっき層を設け、素子搭載部にのみに銀めっきを設けた部分めっきリードフレームが使用されており、アウターリードピンは、Niめっきで被覆されている。

Niは耐食性酸化被膜を形成し易いため、はんだぬれ性を保証するには、フラックスの使用が必要である。

したがって、これまでは、リードピンに溶融はんだを設けた後、残留フラックスの除去を目的として、フロン系溶剤またはトリクロルエチレンに代表される塩素系有機溶剤で後洗浄を行っていた。「発明が解決しようとする課題」

ところが、近年、地球的規模の環境問題等から、前記のフロンおよび有機溶剤の使用については、禁止もしくは制限される傾向にあり、ICなど電子部品の後洗浄に対しても厳しい状況になりつつある。

したがって、はんだ付けには非塩素系のフラックスを使用するか、あるいはフラックスなしでも

はんだぬれ性のよいNiめっき方法を開発するなど
の手段をとらなければならない。

Niめっきのはんだぬれ性を改善するためには、
めっきの光沢化が効果があることは経験的に認め
られているが、現状では、光沢Niめっきの場合は、
はんだ付温度が高いため、より低温のはんだ付温
度で、フラックスなしの状態下でも接合可能なNi
めっき手段の開発が求められていた。

本発明の目的は、光沢Niめっき層を設けた基板
上に、フラックスなしでもより低温化ではんだ付
けが可能な半導体装置用リードフレーム基体を提
供することである。

[課題を解決するための手段]

上記課題を解決するための本発明に係る半導体
装置用リードフレームの構成は、銅または銅合金
からなるリードフレームの基体上に、光沢Niめめ
っき層を設け、これに積層してNi-Co-P合金め
っき層を設けるようにしたことである。

[作用]

半導体装置用基板(CuまたはCu合金)上に設け

るNiめっきの厚さは、基板材料からのCuの拡散を
抑え、ワイヤボンディング性を確保するために2
μm以上必要である。

本発明によるNi-Co-Pめっき層、光沢Niめ
っき層を下地として薄く設け、基板Cuの表面に光沢
Ni/Ni-Co-Pの2層のめっきを積層する。

ただし、Ni-Co-Pめっき層は、非常に硬く脆
い性質のため、単独で厚付けすることは、加工上
は不適当であり、約0.20μmの厚さとする。

本発明で採用したNi-Co-Pめっき層の1部を
採取して、組成分析を行った結果、Coは、1~
20wt%程度、Pは、3~15wt%程度含有
した場合には、はんだぬれ性は最も良好であるこ
とがわかった。

[実施例]

以下本発明の一実施例を試験結果にもとづいて説
明する。

まず、基板となる銅合金寸法、50mm×20mm
×0.25mmの試料を脱脂および酸洗処理により、
清浄化し、これら試料に光沢Niめっきを約3μm

— 3 —

厚さに設けた。光沢Niめっき液の組成はつぎの通
りである。

$\text{NiSO}_4 \cdot 6\text{H}_2\text{O} \cdots \cdots 240\text{g/l}$

$\text{NiCl}_2 \cdot 6\text{H}_2\text{O} \cdots \cdots 40\text{g/l}$

$\text{H}_3\text{BO}_3 \cdots \cdots 40\text{g/l}$

荏原ユーザライト#61…5ml/l

同 上 #63…10ml/l

ついで、上記試料の上にNi-Co-P合金めっき
を0.15μm厚さに設けた。めっき液の組成は
つぎの通りである。

$\text{NiSO}_4 \cdot 6\text{H}_2\text{O} \cdots 160\text{g/l}$

$\text{NiCl}_2 \cdot 6\text{H}_2\text{O} \cdots 40\text{g/l}$

$\text{H}_3\text{PO}_3 \cdots 6\text{g/l}$

$\text{CoSO}_4 \cdot 7\text{H}_2\text{O} \cdots 0 \sim 20\text{g/l}$

図は本発明の実施例のリードフレームの部分断
面図である。図において、1は、銅合金基体、2
は、光沢Niめっき、3は、Ni-Fe-P合金めっき
である。

以下に、はんだ付け性試験について説明する。

まず、はんだ浴槽(Sn62%、Pb38%共晶)

— 4 —

を準備し、上記のようにして調整した2層めっき
を施した試料(フラックスは使用しない)をサン
ブルクリップに挟み、自動昇降装置を用いて、所
定の試験温度に加熱したはんだを浴槽中に10秒
間浸漬し、引上げ、各浴槽毎に、各試料のはんだ
ぬれ状態を目視観察した。

浸漬温度(はんだ浴温)は、夫々240、
260、280、300および320℃の5温度
である。

はんだぬれ状態の目視観察の判断基準の以下の
通りである。

○印：全表面が均一に完全にぬれたもの

△印：わずかにめっき面が露出したもの

×印：10%以上の面積ではんだがはがれ、下
地面がはっきり露出したもの

なお、比較のために、Ni-Co-Pめっき層を設け
ない光沢Niめっき層のみの試料についても同様な
条件で試験し評価した。

つぎに、上記試料は、実際の組立工程で熱履歴
をうけるので、上記試料に150℃×30分の加

— 5 —

— 6 —

熱処理を施した後のはんだぬれ性試験を行った。

浸漬試験条件は、すべて前記の加熱処理前のも
のと同様である。

浸漬試験は、各試験に対して5回以上実施した。
以上述べるように、Ni/Ni-Co-Pの2層めっき
を設けた試料を(1)加熱前および(2)加熱処理
(150℃×30分)後について、Sn-Pb共晶は
んだ浴槽中に、試験温度240～320℃の5段
階の温度で浸漬試験後のはんだぬれ性の観察結果
を下記の表に示す。

表 は んだ ぬ れ 性 試 験 結 果

NiCoP/光沢Ni CoSO ₄ 添加量	加 熱 条 件	各浴温におけるはんだぬれ状態				
		240℃	260℃	280℃	300℃	320℃
0 g / l	加 熱 な し	×	△	○	○	○
	150℃×30分	×	△	○	○	○
1 g / l	加 熱 な し	○	○	○	○	○
	150℃×30分	×	△	○	○	○
5 g / l	加 熱 な し	○	○	○	○	○
	150℃×30分	×	○	○	○	○
20 g / l	加 熱 な し	○	○	○	○	○
	150℃×30分	×	○	○	○	○
比較 例 光沢Niのみ	加 熱 な し	×	×	○	○	○
	150℃×30分	×	×	△	○	○

— 7 —

上記の表からつぎのことがわかる。

- (1) 同上条件で、めっき液にC o S O₄・

7 H₂ Oを1 g / l添加するとはんだぬれ性
は加熱エージング後も著しく改善されること
がわかる。

- (2) 同上条件で、めっき液にC o S O₄・

7 H₂ Oは1 g / l以上でよいが、はんだぬ
れ性安定のためには5 g / l以上がよくコス
トの点を含めると5～20 g / lの範囲が最
も効果的である。

以上の結果から、Ni-Co-Pめっき層を設ける
ことにより、フラックスなしでも、280℃のは
んだ温度で、はんだぬれ性を保つことができる。

特にNi-Co-Pめっき層を設ける時に、めっき
液中への、C o S O₄・7 H₂ Oの(硫酸第1鉄)
の添加量によって、その効果を高めることがで
きる。すなわち、C o S O₄・7 H₂ Oの添加量を
5～20 g / lにした場合の効果が最高で、
260℃でもはんだぬれ性は良好であることがわ
かった。

— 9 —

— 8 —

[発明の効果]

本発明により半導体装置用リードフレーム基板
に光沢Ni/Ni-Co-Pの2層めっきを設け、フラ
ックスなしで、より低温ではんだ付けが可能にな
るため、従来のように、残留フラックス除去のた
めの有機溶剤による後洗浄処理作業を省くことが
できる。このことは、

- (1) フロン等の材料費および人工費が節減でき
ることは言うまでもなく、
- (2) フロンのよる環境破壊、塩素系溶剤による
発癌性の問題を回避できるという大きな効果
がある。また、
- (3) はんだ付け時にフラックスを使用する必要
がなくなり、この場合残留フラックスによる
電子部品の腐食による故障を起こすことがな
い。

また、より低温度ではんだ付け作業が可能とな
り、他の電子部品に熱的な損傷を与えなくなるの
で基板の品質向上に有効である。

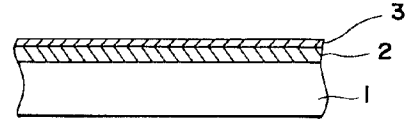
4. 図面の簡単な説明

— 10 —

図は、本発明の半導体装置用リードフレームの一実施例の部分断面図である。

- 1 : 銅合金基体、
- 2 : 光沢Niめっき層、
- 3 : Ni-Co-P合金めっき層。

特許出願人 日立電線株式会社



- 1 : 銅合金基体
- 2 : 光沢Niめっき層
- 3 : Ni-Co-P合金めっき層